

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-221476

(43)Date of publication of application : 11.08.2000

(51)Int.Cl.

G02F 1/133

G09G 3/20

G09G 3/36

(21)Application number : 11-027304

(71)Applicant : SEIKO EPSON CORP

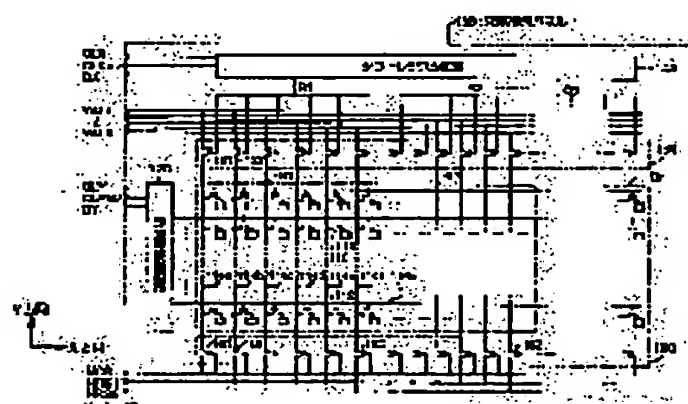
(22)Date of filing : 04.02.1999

(72)Inventor : AOKI TORU

(54) ELECTROOPTICAL DEVICE DRIVE CIRCUIT, ELECTROOPTICAL DEVICE AND ELECTRONIC EQUIPMENT**(57)Abstract:**

PROBLEM TO BE SOLVED: To make luminance unevenness occurring in a boundary between each blocks inconspicuous and to perform a high quality display by connecting the prescribed number of data lines to a first pre-charge signal line and connecting the data lines excepting the prescribed number of data lines to a second pre-charge signal line.

SOLUTION: The data lines 114a-114e among the data lines 114a-114f in respective blocks B1-Bn are respectively connected to a pre-charge signal line NRS1 through switches 161. On the other hand, the data lines 114f placed on the right end part of the blocks are respectively connected to the pre-charge signal line NRS2 through the switches 162. Respective gate electrodes of the switches 161, 162 are respectively connected to a signal line supplied with a pre-charge drive signal NRG. Thus, when the pre-charge drive signal NRG becomes 'H' level, the data lines 114a-114e is pre-charged to the potential of the NRS1, and the data line 114f is pre-charged to the potential of the NRS2 respectively.

**LEGAL STATUS**

[Date of request for examination]

16.06.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The transistor connected to the scanning line, two or more data lines, and two or more of said each scanning line and said each data line, In the scanning-line driving means which is the drive circuit of the electro-optic device which has the pixel electrode connected to said transistor, and makes sequential selection of said scanning line, and the period when said scanning line was chosen The block driving means which makes sequential selection of the block which packed said data line two or more [every], A picture signal supply means to supply a picture signal to two or more data lines belonging to the selected block, Before a picture signal is supplied to the data line belonging to said block, while connecting the data line of the predetermined number belonging to the block concerned to the 1st precharge

signal line The drive circuit of the electro-optic device characterized by providing a precharge means to connect the data lines other than the data line of said predetermined number of the block concerned to the 2nd different precharge signal line from said 1st precharge signal line.

[Claim 2] The transistor connected to the scanning line, two or more data lines, and two or more of said each scanning line and said each data line, In the scanning-line driving means which is the drive circuit of the electro-optic device which has the pixel electrode connected to said transistor, and makes sequential selection of said scanning line, and the period when said scanning line was chosen The block driving means which makes sequential selection of the block which packed said data line two or more [every], A picture signal supply means to supply a picture signal to two or more data lines belonging to the selected block, Before a picture signal is supplied to the data line belonging to said block, while charging the data line of the predetermined number belonging to the block concerned with the 1st precharge potential The drive circuit of the electro-optic device characterized by providing a precharge means to charge the data lines other than the data line of said predetermined number of the block concerned with the 2nd different precharge potential from said 1st

BEST AVAILABLE COPY

precharge signal line.

[Claim 3] The transistor connected to the scanning line, two or more data lines, and two or more of said each scanning line and said each data line, In the scanning-line driving means which is the drive circuit of the electro-optic device which has the pixel electrode connected to said transistor, and makes sequential selection of said scanning line, and the period when said scanning line was chosen The block driving means which makes sequential selection of the block which packed said data line two or more [every], A picture signal supply means to supply a picture signal to two or more data lines belonging to the selected block, Before a block is chosen, while charging the data lines other than the data line located in the end of the block concerned at the 1st precharge potential The drive circuit of the electro-optic device characterized by providing a precharge means to charge the data line located in the end of the block concerned at the 2nd different precharge potential from said 1st precharge potential.

[Claim 4] If the selection direction by said block driving means is the direction of said end, by seeing from said each block said 2nd precharge potential While it sees in an absolute value and is larger than said 1st precharge potential, if it is not the direction of said end, by the selection direction by said block driving means seeing from said each block Said

2nd precharge potential is the drive circuit of the electro-optic device according to claim 3 characterized by seeing in an absolute value and being smaller than said 1st precharge potential.

[Claim 5] Said precharge means is the drive circuit of the electro-optic device according to claim 4 characterized by bundling up, respectively and connecting with said data line before selection of said the block of each.

[Claim 6] The drive circuit of the electro-optic device according to claim 3 characterized by reversing periodically the polarity of said 1st and 2nd precharge potentials, respectively.

[Claim 7] Said precharge means is the drive circuit of the electro-optic device according to claim 3 characterized by consisting of the 1st connection component which charges the data lines other than the data line located in the end of said block at the 1st precharge potential, and the 2nd connection component which charges the data line located in the end of said block at said 2nd precharge potential.

[Claim 8] Said 1st and 2nd connection components are the drive circuits of the electro-optic device according to claim 7 characterized by being the thin film transistor formed on the same substrate.

[Claim 9] Said 1st and 2nd precharge potentials are the drive circuits of the electro-optic device according to claim 9 characterized by being the potential.

equivalent to the approximate white or abbreviation black of said picture signal.

[Claim 10] The transistor connected to the scanning line, two or more data lines, and two or more of said each scanning line and said each data line, In the scanning-line drive circuit which is a drive circuit of the electro-optic device which has the pixel electrode connected to said transistor, and makes sequential selection of said scanning line, and the period when said scanning line was chosen The shift register circuit which makes sequential selection of the block which packed said data line two or more [every], The sampling circuit which samples and supplies a picture signal to two or more data lines belonging to the selected block, Before a block is chosen, while charging the data lines other than the data line located in the end of the block concerned at the 1st precharge potential the drive circuit of the electro-optic device characterized by providing the precharge circuit which looks like [the 2nd different precharge potential from said 1st precharge potential] the data line located in the end of the block concerned, and is charged.

[Claim 11] The electro-optic device characterized by displaying by the drive circuit according to claim 1 to 10.

[Claim 12] Electronic equipment characterized by using an electro-optic device according to claim 11 for a display.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention is used for electro-optic devices, such as a liquid crystal display, and relates to the suitable drive circuit of an electro-optic device, an electro-optic device, and the electronic equipment that used the electro-optic device for the display.

[0002]

[Description of the Prior Art] The conventional electro-optic device, for example, the liquid crystal display of a active-matrix mold, is explained with reference to drawing 7 and drawing 8 R> 8.

[0003] First, as shown in drawing 7, the conventional liquid crystal display consists of liquid crystal panel 100, a timing circuit 200, a picture signal processing circuit 300, and a precharge signal supply circuit 430. Among these, a timing circuit 200 outputs the timing signal (it mentions later if needed) used in each part. Moreover, the serial-parallel conversion circuit 302 in the picture signal processing circuit 300 interior will develop and output this to the picture signal of N phase (it sets to drawing and is $N=6$), if one picture signal VID is inputted. Here, the reason for developing a picture signal to N phase is for lengthening impression time amount of the picture signal supplied to TFT, and

BEST AVAILABLE COPY

fully securing the sampling time and charge and discharge time in the sampling circuit mentioned later.

[0004] On the other hand, after magnification and an inverter circuit 304 reverse that for which reversal is needed and amplifying it suitably, it is supplied to liquid crystal display 100' as picture signals VID1-VID6 by which serial-parallel conversion was carried out. In addition, about whether it is reversed, whether the impression methods of a data signal are the polarity reversals of ** scanning-line unit, they are the polarity reversals of ** data signal line unit, or they are the polarity reversals of ** pixel unit respond, it is set, and the reversal period is set as 1 horizontal-scanning period or a dot clock period. However, in this conventional example, it explains taking the case of the case of explanation where they are the polarity reversals of ** scanning-line unit for convenience.

[0005] Moreover, in the timing directed by the timing circuit 200, the precharge signal supply circuit 430 inverts the precharge signal NRS, and supplies it to liquid crystal display 100'. In addition, it says polarity reversals here making amplitude core potential of a picture signal a reference potential, and reversing the voltage level by turns.

[0006] Next, liquid crystal display 100' is explained. A component substrate and an opposite substrate have a gap, and this

liquid crystal display 100' counters, and has the composition that liquid crystal was enclosed with this gap. Here, a component substrate and an opposite substrate consist of a quartz substrate, hard glass, etc.

[0007] Among these, if it is in a component substrate, two or more data lines 114 are formed in parallel along the direction of Y which two or more scanning lines 112 arrange, and are formed in parallel along the direction of X in drawing 8, and intersects perpendicularly with this. Here, in blocking each data line 114 considering six as a unit, considering these as Blocks B1-Bn and pointing out the general data line of explanation for convenience henceforth, it shows the sign as 114, but in pointing out the specific data line, suppose that the sign is shown as 114a-114f.

[0008] And on each intersection of these scanning lines 112 and data lines 114, while the gate electrode of each thin film transistor ("TFT" is called below Thin Film Transistor:) 116 is connected to the scanning line 112 and the source electrode of TFT116 is connected to the data line 114 as a switching element, the drain electrode of TFT116 is connected to the pixel electrode 118. And each pixel will be constituted by the pixel electrode 118, the common electrode formed in the opposite substrate, and the liquid crystal pinched among these two electrodes, and

BEST AVAILABLE COPY

will be arranged in the shape of a matrix on each intersection of the scanning line 112 and the data line 114. In addition, in addition to this, retention volume (illustration abbreviation) is formed in the condition of having connected with each pixel electrode 118.

[0009] Now, the scanning-line drive circuit 120 is formed on a component substrate, and carries out the sequential output of the pulse scan signal to each scanning line 112 based on the clock signal CLY from a timing circuit 200, the reversal clock signal CLYINV, the transfer initiation pulse DY, etc. The scanning-line drive circuit 120 carries out a sequential shift according to a clock signal CLY and its reversal clock signal CLYINV, outputs the transfer initiation pulse DY supplied to the beginning of a vertical-scanning period as a scanning-line signal, and, thereby, makes sequential selection of each scanning line 112 at a detail.

[0010] On the other hand, a sampling circuit 130 is equipped with the switch 131 for a sampling every data line 114 in the end of each data line 114. This switch 131 consists of TFT similarly formed on the component substrate, and picture signals VID1-VID6 are inputted into the source electrode of this switch 131. And, six gate electrodes of a switch 131 connected to the data lines 114a-114f of block B1. Six gate electrodes of a switch 131 which were connected to the signal

line with which the sampling signal S1 is supplied, and were connected to the data lines 114a-114f of block B-2. It connects with the signal line with which the sampling signal S2 is supplied, and six gate electrodes of a switch 131 connected to the data lines 114a-114f of Block Bn are connected to the signal line with which the sampling signal Sn is supplied like the following. Here, the sampling signals S1-Sn are signals for sampling picture signals VID1-VID6 for every block within a level effective display period, respectively.

[0011] Moreover, similarly a shift register circuit 140 is formed on a component substrate, and carries out the sequential output of the sampling signals S1-Sn based on the clock signal CLX from a timing circuit 200, the reversal clock signal CLXINV, the transfer initiation pulse DX, etc. A shift register circuit 140 is narrowed so that it may not lap by the signals which adjoin the pulse width of the these-shifted signal, and carries out a sequential output as sampling signals S1-Sn at a detail while it carries out the sequential shift of the transfer initiation pulse DX supplied to the beginning of a horizontal scanning period according to a clock signal CLX and its reversal clock signal CLXINV.

[0012] In such a configuration, when the sampling signal S1 is outputted, picture signals VID1-VID6 will be sampled by the six data lines 114a-114f belonging to

block B1, respectively, and these picture signals VID1-VID6 will be written in six pixels in the selection scanning line at present by TFT116 concerned, respectively.

[0013] Then, when the sampling signal S2 is outputted, shortly, picture signals VID1-VID6 will be sampled by the six data lines 114a-114f belonging to block B-2, respectively, and these picture signals VID1-VID6 will be written in six pixels in the selection scanning line at that time by TFT116 concerned, respectively.

[0014] It will be written in the sampling signal S3, S4, ..., six pixels [in / if the sequential output of the Sn is carried out, picture signals VID1-VID6 will be sampled by block B3, B4, ..., the six data lines 114a-114f belonging to Bn, respectively, and / in these picture signals VID1-VID6 / the selection scanning line at the time] like the following, respectively. And after this, the following scanning line will be chosen and the same writing will be repeatedly performed in Blocks B1-Bn.

[0015] By this drive method, the number of stages of the shift register circuit 140 which carries out drive control of the switch 131 in a sampling circuit 130 is reduced to one sixth as compared with the method which drives each data line by point sequential. Furthermore, since the frequency of the clock signal CLX which should be supplied to a shift

register circuit 140, and its reversal clock signal CLXINV can also be managed with one sixth, it will combine with reduction-ization of a number of stages, and low-power-ization will also be attained.

[0016] On the other hand, in the above-mentioned indicating equipment, since each data line 114 has a capacity component, it has the inclination which the time amount which takes the picture signals VID1-VID6 sampled by the switch 131 to write in a pixel by TFT116 protracts. In order to cancel this, precharge circuit 160' is prepared. This precharge circuit 160' is equipped with a switch 165 every data line 114 in the other end of each data line 114. This switch 165 consists of TFT similarly formed on the component substrate, that drain electrode (or source electrode) is connected to the data line 114, and that source electrode (or drain electrode) is connected to the precharge signal line NRS. Moreover, the gate electrode of each switch 165 is connected to the signal line with which the precharge driving signal NRG is supplied. In the timing preceded rather than the sampling signals S1-Sn, this precharge driving signal NRG is a pulse-signal used as "H" level in a horizontal blanking interval until the following scanning line is chosen and a picture signal is impressed to the data line, after selection of a certain scanning line is completed. For this reason, each

BEST AVAILABLE COPY

data line 114 changes to the potential of picture signals VID1-VID6 by the sampling of each switch 131, after being precharged through each switch 165 at the potential of the precharge signal line NRS. Therefore, since the amount of charges and discharges of the data line 114 by picture signal VID1 - VID6 the very thing becomes small, the time amount which writing takes will be shortened.

[0017]

[Problem(s) to be Solved by the Invention] However, even if it used together two or more coincidence drive method and precharge, the problem of generating when brightness nonuniformity displays a regular pattern on halftone level especially in the boundary line of each blocks B1-Bn arose. Then, the generating principle of this brightness nonuniformity is explained taking the case of the case where the easy solid pattern as an example of a regulation pattern is displayed, paying attention to block B1 and B-2. In this case, it becomes this potential as indicated in drawing 9 as the picture signal VID1 which should be supplied to data-line 114a which adjoins block B1 among the picture signal VID6 which should be supplied to 114f of data lines which adjoin block B-2 among the data lines belonging to block B1, and the data line belonging to block B-2, respectively. In addition, generally picture signals

VID1-VID6 are shaken at the potential which corresponds black in a horizontal blanking interval.

[0018] Moreover, the example of a wave shown in drawing 9 shows the case where the potential of the pulley charge signal NRS is set as the polarity of the picture signals VID1-VID6 (drawing 9 shows only VID1 and VID6) impressed to the data line 114, and the same polarity, and inverts for every scanning line.

[0019] If it is in the example of a wave shown in drawing 9 , the potential of the precharge signal line NRS is set as the potential (potential which is equivalent to white conversely if it is in normally black mode) which corresponds black, if it is a normally white mode, in order to carry out end precharge till the place where potential change is large.

[0020] Now, it sets to drawing 9 . If it results in the timing t11 by the side of a positive electrode, the precharge driving signal NRG will serve as "H" level. For this reason, since all the switches 165 serve as ON, all the data lines 114 are precharged through a switch 165 at the potential of the precharge signal NRS. Then, although the precharge driving signal NRG serves as "L" level, all the data lines maintain precharge potential by the capacity component.

[0021] Next, if it results in timing t12, the sampling signal S1 will start on "H" level. For this reason, if it is in 114f of data lines of block B1, since a picture signal

BEST AVAILABLE COPY

VID6 is sampled by the switch 131, the potential which is 114f of data lines turns into potential equivalent to the picture signal VID6 sampled from the potential of the precharge signal NRS which was being maintained till then, and this is written in the pixel concerned by TFT116 of the scanning line chosen in this time. Then, the sampling signal S1 falls to "L" level.

[0022] Furthermore, if it is in data-line 114a of block B-2 in order that the sampling signal S2 may start on "H" level when it results in timing t13, a picture signal VID1 is sampled by the switch 131. For this reason, the potential of data-line 114a of block B-2 changes from the potential of the precharge signal NRS which was being maintained till then to the potential of the sampled picture signal VID1. This is written in the pixel concerned by TFT116 of the scanning line chosen in this time.

[0023] On the other hand, about 114f of data lines which adjoin block B-2 among the data lines belonging to block B1, since it has combined with data-line 114a of block B-2 in capacity, when the potential of data-line 114a of block B-2 changes from the precharge potential NRS to the potential of a picture signal VID1, in response to the effect of **** and transition, potential will be changed from writing already being completed.

[0024] Therefore, the pixel concerning the scanning line chosen in this time among

the pixels connected to 114f of data lines of block B1 will change from the concentration equivalent to original write-in potential ** to the concentration equivalent to potential ** displaced a changed part by capacity coupling. This is the same even when other scanning lines are chosen [1 / other / block B-2-Bn] in the selection scanning line further at present also about the timing t21, t22, and t23 by the side of a negative electrode. [0025] on the other hand, each block -- about other data lines 114a-114e to kick, it is that (hard) which is not influenced by potential transition of data-line 114a of an adjoining block, and the pixel concerning the scanning line chosen in this time among the pixels connected to these data lines will maintain the concentration equivalent to original write-in potential.

[0026] Therefore, since a difference arises to the concentration of the pixel connected to 114f of data lines of a certain block, and the concentration of the pixel connected to the other data lines 114a-114e even if it is going to display the same concentration to all pixels, in the boundary line of each blocks B1-Bn, brightness nonuniformity will occur after all.

[0027] It is possible to cancel to some extent by both denial, since it is written in a white side, respectively in the sampling of the picture signal [side / black] by the side of a positive electrode

BEST AVAILABLE COPY

in the sampling of the picture signal by the side of a positive electrode if it is set as the potential which corresponds black to the potential which is equivalent to white by the positive-electrode side, for example if it sets up so that it may be set to the level from which such brightness nonuniformity differs the precharge signal NRS in an absolute value for every forward negative electrode at a negative-electrode side, respectively. However, after being unable to cancel even to extent which is not completely conspicuous and carries out brightness nonuniformity with the level of a video signal also by this approach and impressing a precharge signal, it is a short period of time while original data are written in, but since a dc component will be impressed, it also becomes the cause which causes liquid crystal degradation.

[0028] This invention is made in view of the situation mentioned above, is not [nonuniformity] conspicuous and carries out brightness nonuniformity generated in the boundary line of each block, and aims at offering the drive circuit, the electro-optic device, and electronic equipment of the electro-optic device which can display high quality.

[0029]

[Means for Solving the Problem] If it is in this invention in order to attain the above-mentioned purpose The transistor connected to the scanning line, two or

more data lines, and two or more of said each scanning line and said each data line, In the scanning-line driving means which is the drive circuit of the electro-optic device which has the pixel electrode connected to said transistor, and makes sequential selection of said scanning line, and the period when said scanning line was chosen The block driving means which makes sequential selection of the block which packed said data line two or more [every], A picture signal supply means to supply a picture signal to two or more data lines belonging to the selected block, Before a picture signal is supplied to the data line belonging to said block, while connecting the data line of the predetermined number belonging to the block concerned to the 1st precharge signal line It is characterized by providing a precharge means to connect the data lines other than the data line of said predetermined number of the block concerned to the 2nd different precharge signal line from said 1st precharge signal line.

[0030] Although two or more data lines are mutually combined in capacity through a pixel, since a sampling is generally performed to this timing in the data lines which belong in the same block, potential transition of a certain data line does not affect the potential of other data lines. However, the data line belonging to a different block will be changed from original write-in potential by the

BEST AVAILABLE COPY

transition, if the data line located in a contiguity block changes to the potential of the picture signal sampled from precharge potential. This causes brightness nonuniformity in a block boundary line.

[0031] On the other hand, since according to this invention the data lines other than the data line of said predetermined number of the block concerned are connected to the 2nd different precharge signal line from said 1st precharge signal line while connecting the data line of a predetermined number to the 1st precharge signal line, brightness nonuniformity can be stopped by changing precharge potential to the predetermined data line with which brightness nonuniformity tends to happen.

[0032] The transistor by which this invention was connected to the scanning line; two or more data lines; and two or more of said each scanning line and said each data line, In the scanning-line driving means which is the drive circuit of the electro-optic device which has the pixel electrode connected to said transistor, and makes sequential selection of said scanning line, and the period when said scanning line was chosen The block driving means which makes sequential selection of the block which packed said data line two or more [every], A picture signal supply means to supply a picture signal to two or more

data lines belonging to the selected block, Before a picture signal is supplied to the data line belonging to said block, while charging the data line of the predetermined number belonging to the block concerned with the 1st precharge potential It is characterized by providing a precharge means to charge the data lines other than the data line of said predetermined number of the block concerned with the 2nd different precharge potential from said 1st precharge signal line.

[0033] As mentioned above, while the data line of the predetermined number belonging to a block is charged with the 1st precharge potential, since it charges with the 2nd different precharge potential from said 1st precharge signal line, the data lines other than the data line of said predetermined number of the block concerned can stop brightness nonuniformity by charging different precharge potential to the data line with which brightness nonuniformity tends to happen.

[0034] The transistor by which this invention was connected to two or more scanning lines, two or more data lines, and said each scanning line and said each data line, In the scanning-line driving means which is the drive circuit of the electro-optic device which has the pixel electrode connected to the transistor, and makes sequential selection of said scanning line, and the period when said

BEST AVAILABLE COPY

scanning line was chosen. The block driving means which makes sequential selection of the block which packed said data line two or more [every], A picture signal supply means to supply a picture signal to two or more data lines belonging to the selected block, Before a block is chosen, while charging the data lines other than the data line located in the end of the block concerned at the 1st precharge potential. It is characterized by providing a precharge means to charge the data line located in the end of the block concerned at the 2nd different precharge potential from said 1st precharge potential.

[0035] If the potential of the data line belonging to a different block and the data line especially located in the end of a block changes to the potential of the picture signal with which the data line located in the other end of a contiguity block was sampled from precharge potential, it will change from original write-in potential by the transition, and this will cause brightness nonuniformity in a block boundary line.

[0036] On the other hand, since according to this invention it is precharged at potential different, respectively before writing in the data line belonging to the block concerned to the data line located in the end of a block, and the other data line, the brightness nonuniformity in a block boundary line can be stopped.

[0037] If the selection direction by said

block driving means is the direction of said end here, by seeing from said each block said 2nd precharge potential. While seeing in an absolute value and enlarging rather than said 1st precharge potential, if it is not the direction of said end, by the selection direction by said block driving means seeing from said each block. If it sees in an absolute value and is made smaller than said 1st precharge potential, since the above-mentioned fluctuation will become small, said 2nd precharge potential becomes possible [stopping the brightness nonuniformity in a block boundary line].

[0038] Moreover, although the configuration which bundles up, respectively and is connected before selection of said the block of each, and the configuration connected for every block in the timing which preceded only predetermined time amount rather than selection of a block can be considered, said precharge means is more advantageous [the former configuration], if it carries out from a viewpoint of simplification.

[0039] Furthermore, in this invention, it is desirable to reverse periodically the polarity of said 1st and 2nd precharge potentials, respectively. It enables this to prevent that a dc component is impressed to each pixel.

[0040] By the way, as for said precharge means, in this invention, it is desirable to consist of the 1st connection component

BEST AVAILABLE COPY

which connects to the 1st precharge potential the data lines other than the data line located in the end of said block, and the 2nd connection component which connects to said 2nd precharge potential the data line located in the end of said block.

[0041] Furthermore, as for said 1st and 2nd connection components, it is desirable that it is the thin film transistor formed on the same substrate. Since integration of each circuit becomes easy by this, low-cost-izing, space-saving-ization, etc. will be attained.

[0042] Moreover, the transistor connected to the scanning line, two or more data lines, and two or more of said each scanning line and said each data line if it was in this invention, In the scanning-line drive circuit which is a drive circuit of the electro-optic device which has the pixel electrode connected to the transistor, and makes sequential selection of said scanning line, and the period when said scanning line was chosen The shift register circuit which makes sequential selection of the block which packed said data line two or more [every], The sampling circuit which samples and supplies a picture signal to two or more data lines belonging to the selected block, Before a block is chosen, while charging the data lines other than the data line located in the end of the block concerned at the 1st precharge potential It is characterized by providing

the precharge circuit which charges the data line located in the end of the block concerned at the 2nd different precharge potential from said 1st precharge potential.

[0043] Furthermore, the electronic equipment which is characterized by the electro-optic device concerning this invention displaying by the above-mentioned drive circuit, and is built over this invention is characterized by using the above-mentioned electro-optic device for a display.

[0044]

[Embodiment of the Invention] Hereafter, the operation gestalt of this invention is explained with reference to a drawing.

[0045] <Liquid crystal display> The liquid crystal display of the active-matrix mold concerning the 1st operation gestalt is first explained as an example of an electro-optic device. Drawing 1 is the block diagram showing this whole liquid crystal display configuration. If shown in the liquid crystal display concerning this operation gestalt, in order to cancel the above-mentioned brightness nonuniformity, in the timing directed by the timing circuit 200, it is different from the conventional example shown in drawing 7 in the point of having the precharge signal supply circuits 410 and 420 which invert the precharge signals NRS1 and NRS2, and are supplied to a liquid crystal display 100.

[0046] Furthermore, if shown in a liquid

BEST AVAILABLE COPY

crystal display 100, it replaces with what is shown in drawing 8 as a precharge circuit 160, and what is shown in drawing 2 is used.

[0047] As shown in drawing 2, the precharge circuit 160 is equipped with the switches 161 and 162 which consist of TFT every data line 114 in the other end of each data line 114, and is formed on the above-mentioned component substrate of the same process as TFT116 which drives the pixel electrode 118. If it explains taking the case of block B1, here each five drain electrodes (or source electrode) of a switch 161 While it connects with the data lines 111a-114e, respectively and each source electrode (or drain electrode) is connected to the precharge signal line NRS1 The drain electrode (or source electrode) of a switch 162 is connected to 114f of data lines, and the source electrode (or drain electrode) is connected to the precharge signal line NRS2. In drawing among the data lines 114a-114f in each blocks B1-Bn namely, about the data lines 114a-114e While connecting with the precharge signal line NRS1 through the switch 161, respectively About 114f of data lines located in the right end section of a block among the data lines 114a-114f in each blocks B1-Bn, it connects with the precharge signal line NRS2 through the switch 162, respectively.

[0048] And each gate electrode of switches 161 and 162 is connected to the

signal line with which the precharge driving signal NRG is supplied, respectively. Therefore, when the precharge driving signal NRG serves as "H" level, the data lines 114a-114e of each blocks B1-Bn will be precharged at the potential of the precharge signal NRS1, and 114f of data lines of each blocks B1-Bn will be precharged at the potential of the precharge signal NRS2, respectively.

[0049] Next, the actuation in this liquid crystal display is explained. Drawing 3 is a timing chart for explaining actuation of each part, and corresponds to drawing 9 explained by the Prior art. As shown in drawing 3, the potential of the precharge signal NRS1 sees in an absolute value and is smaller than the potential of the precharge signal NRS2, and those level will be the level equivalent to abbreviation black, if it says by the normally white mode. Moreover, by being supplied by the precharge signal supply circuits 410 and 420 in drawing 1, respectively, the polarity synchronizes with picture signals VID1-VID6 (drawing 3 shows only VID1 and VID6) by the timing circuit 200, and the precharge signals NRS1 and NRS2 are set as the polarity of picture signals VID1-VID6, and the same polarity, and polarity reversals are carried out for every scanning line.

[0050] Now, it sets to drawing 3. If it results in the timing t11 by the side of a

BEST AVAILABLE COPY

positive electrode, the precharge driving signal NRG will serve as "H" level. For this reason, since all the switches 161 and 162 serve as ON, 114f of data lines of Blocks B1-Bn is precharged for the data lines 114a-114e of each blocks B1-Bn through a switch 162 at the potential of the precharge signal NRS2 at the potential of the precharge signal NRS1 through a switch 161, respectively. Then, although the precharge driving signal NRG serves as "L" level, all the data lines maintain precharge potential by the capacity component.

[0051] Next, if it results in timing t12, the sampling signal S1 will start on "H" level. For this reason, if it is in 114f of data lines of block B1, since a picture signal VID6 is sampled by the switch 131, the potential which is 114f of data lines turns into potential equivalent to a picture signal VID6 from the potential of the precharge signal NRS2 which was being maintained till then, and is written in the pixel concerned by TFT116 of the scanning line with which this is chosen in this time. Then, the sampling signal S1 falls to "L" level.

[0052] Furthermore, if it is in data-line 114a of block B-2 in order that the sampling signal S2 may start on "H" level when it results in timing t13, a picture signal VID1 is sampled by the switch 131. For this reason, the potential of data-line 114a of block B-2 changes from the potential of the precharge signal NRS1

which was being maintained till then to the potential of the sampled picture signal VID1. This is written in the pixel concerned by TFT116 of the scanning line chosen in this time.

[0053] Here, about 114f (that is, block B-2 is adjoined) of data lines located in the right end section among the data lines belonging to block B1, since it has combined with data-line 114a of block B-2 in capacity, if the potential of data-line 114a of block B-2 changes to the potential of the picture signal VID1 sampled from the potential of the precharge signal NRS2, potential will be changed in response to the effect of the transition. However, since the potential of the precharge signal NRS1 sees in an absolute value and is smaller than the potential of the precharge signal NRS2, the effect by transition from the potential of the precharge signal NRS1 to the potential of a picture signal VID1 is suppressed few as compared with the case where it changes from the potential of the precharge signal NRS2 to the potential of a picture signal VID1. Therefore, since the amount of transition is small even if the potential of data-line 114a of block B-2 changes, the potential of 114f of data lines of block B1 will maintain the potential near original write-in potential, without the hardly being influenced. To the timing t21, t22, and t23 by the side of a negative electrode, since the same actuation as the timing

t11, t12, and t13 by the side of a positive electrode is performed, the same is said of a negative-electrode side, and it is the same about other scanning lines [Bn(s) / other / block B-2-] in the selection scanning line further at present.

[0054] Thus, since 114f of data lines located in the right end section of each blocks B1-Bn maintains the potential near original write-in potential, generating of the brightness nonuniformity in the boundary line of each blocks B1-Bn will be suppressed.

[0055] Next, the potential of the precharge signals NRS1 and NRS2 is examined. As mentioned above, although the potential of 114f of data lines located in the right end section of a certain block is changed by potential transition of data-line 114a which adjoins it, and data-line 114a located in the other end of a contiguity block if it puts in another way, it depends for the amount of fluctuation on the amount of potential transition of data-line 114a with joint capacity with data-line 114a the 2nd the 1st. Among these, it can be considered that the joint capacity with the data line 114 is fixed at the time of actuation. Moreover, the amount of potential transition of data-line 114a is the difference of the potential of the pulley charge signal NRS1, and the potential of a picture signal VID1. Here, when the potential of the precharge signal NRS1 is fixed in a forward negative electrode,

respectively, it will depend for the amount of fluctuation in 114f of data lines only on the picture signal VID1 which should be supplied to the contiguous-data line 114a.

[0056] For this reason, ideally, the potential of the precharge signal NRS2 for making small the amount of fluctuation in 114f of data lines should be set up according to the picture signal VID1 which should be supplied to that contiguous-data line 114a.

[0057] However, since precharge is performed to the timing preceded rather than the sampling of a picture signal, in order to set up the potential of the precharge signal NRS2 according to a picture signal VID1 It is based on the picture signal VID1 which should be supplied to data-line 114a which adjoins a certain block. After determining the potential of the precharge signal NRS2 which should be supplied to the block, it becomes the configuration which samples the picture signal VID1 used as the foundation of the decision in the block which adjoins the block. For this reason, the real-time display based on the supplied picture signals VID1-VID6 cannot be performed, after it determines the potential of the precharge signal NRS2 based on a picture signal VID1, to an actual sampling, it is necessary to buffer picture signals VID1-VID6 in a certain form, and a configuration complicates it.

[0058] Therefore, if the brightness nonuniformity generated on the boundary line of each blocks B1-Bn is only stopped, when writing in the potential of the picture signal equivalent to gray (halftone), if the potential of the precharge signal NRS2 is defined to the potential of the precharge signal NRS1 so that the potential fluctuation by the potential transition may decrease most, it will be thought that it is enough. however, this invention -- setting -- the above -- it is not the meaning which eliminates the case of being ideal.

[0059] By the way, if it is in the above-mentioned operation. gestalt, as shown in drawing 4 (a) Although considered as the configuration which connects to the precharge signal line NRS2 only 114f of data lines located in the right end section of each blocks B1-Bn through a switch 162, and connects other data lines 114a-114e to the precharge signal line NRS1 through a switch 161. Contrary to this, as shown in drawing 4 (c), it is good also as a configuration which connects to the precharge signal line NRS2 only data-line 114a located in the left end section, and connects other data lines 114b-114f to the precharge signal line NRS1. Namely, what is necessary is just to consider as the configuration which precharges the data lines 114a or 114f located in right and left any 1 edge of each block with different potential from other data lines. However,

it is necessary to see the potential of the precharge signal NRS1 in an absolute value rather than the potential of precharge NRS2, and to enlarge it, or to replace it with this configuration.

[0060] This means that it is not necessary to restrict the selection direction of each blocks B1-Bn to an one direction in the above-mentioned operation gestalt again. That is, if it was in explanation of the above-mentioned example, block B1, B-2, ..., the case where it chose rightward like Bn were taken for the example, but as shown in drawing 4 (b) or drawing 4 (d), even when choosing leftward like blocks Bn, B (n-1), ..., B1 on the contrary, it means ending with the same configuration as this. However, it is necessary to make reverse size relation of the potential in the precharge signals NRS1 and NRS2 with the configuration made into drawing 4 (b) or drawing 4 (d) to the configuration shown in drawing 4 (a) or drawing 4 (c), respectively.

[0061] If the block selection direction is a direction in which the data line precharged by the precharge signal NRS2, in view of each block is located, namely, the potential of the precharge signal NRS. If it is not the direction in which the data line which looks at in an absolute value and is enlarged, and by which the block selection direction is precharged on the contrary by the precharge signal NRS2 rather than the potential of the precharge signal NRS1, in view of each block is

located. What is necessary is to see the potential of the precharge signal NRS2 in an absolute value, and just to make it smaller than the potential of the precharge signal NRS1. For example, if it says in the example shown in drawing 4 (b), the direction in which the data line precharged by the precharge signal NRS2 is located will be the right, in view of each block, and this will not be the block selection direction and this direction which are the left. For this reason, rather than the potential of the precharge signal NRS1, the potential of the precharge signal NRS2 will be seen in an absolute value, and will be set up small.

[0062] In addition, in order to make reverse size relation of the potential in the precharge signals NRS1 and NRS2 in this way, the configuration which gives change to the amplitude of an output signal to the precharge signal supply circuits 410 and 420, the configuration which replaces and supplies the output signal of the precharge signal supply circuits 410 and 420 can be considered.

[0063] Moreover, although the picture signals VID1-VID6 by which serial-parallel conversion was carried out were sampled, supplied and constituted from above-mentioned explanation in six phases to the six data lines 114 belonging to one selected block at coincidence while making sequential selection of each blocks B1-Bn. The number of the data lines supplied to the number and

coincidence of this serial-parallel conversion (namely, the number of the data lines which constitute one block) is not restricted to "6." It is desirable when that it is the multiple of 3 simplifies control and a circuit from the relation of the picture signal of a color consisting of a signal concerning three primary colors as the number of the data lines impressed to the number and coincidence of serial-parallel conversion. For this reason, you may constitute so that the picture signal by which serial-parallel conversion of a three phase circuit, serial-parallel conversion expansion of 12 phases, serial-parallel conversion of 24 phases, etc. were carried out [as opposed to / as 3 12, 24, ..., etc. / the data line], and juxtaposition supply was carried out in the number of the data lines which constitutes one block may be supplied to coincidence.

[0064] Some of examples which used for electronic equipment <electronic equipment>, next the liquid crystal display 100 mentioned above are explained.

[0065] < -- that 1:projector > -- the projector using this liquid crystal display as a light valve is explained first. Drawing 5 is the top view showing the example of a configuration of this projector.

[0066] As shown in this drawing, the lamp unit 1102 which consists of sources of the white light, such as a halogen lamp,

is formed in the projector 1100 interior. It is separated into the three primary colors of RGB by the mirror 1106 of four sheets and the dichroic mirror 1108 of two sheets which have been arranged in a light guide 1104, and incidence of the incident light injected from this lamp unit 1102 is carried out to the liquid crystal panels 1110R, 1110B, and 1110G as a light valve corresponding to each primary color.

[0067] The configuration of liquid crystal panels 1110R, 1110B, and 1110G is equivalent to the liquid crystal display 100 mentioned above, and is driven, respectively with the primary signal of R, G, and B which are supplied from the picture signal processing circuit which is not illustrated. Now, incidence of the light modulated with these liquid crystal panels is carried out to a dichroic prism 1112 from three directions. In this ~~dichroic prism 1112, while the light of R~~ and B is refracted at 90 degrees, the light of G goes straight on. Therefore, as a result of compounding the image of each color, a color picture will be projected on a screen etc. through a projector lens 1114.

[0068] When its attention is paid here about the display image by each liquid crystal panels 1110R, 1110B, and 1110G, it is necessary for the display image by liquid crystal panel 1110G to carry out right-and-left reversal to the display image by liquid crystal panels 1110R and 1110B. That is, since the block selection

direction in liquid crystal panel 1110G becomes contrary to the block selection direction in liquid crystal panels 1110R and 1110B, the size relation between the precharge signals NRS1 and NRS2 supplied to liquid crystal panel 1110G and the precharge signals NRS1 and NRS2 supplied to liquid crystal panel 1110G has a reverse relation mutually.

[0069] In addition, since the light corresponding to each primary color of R, G, and B carries out incidence to liquid crystal panels 1110R, 1110B, and 1110G with a dichroic mirror 1108, it is not necessary to prepare a color filter in an opposite substrate.

[0070] The example which applied <that 2:mobile mold computer>, next this liquid crystal display to the computer of a mobile mold is explained. Drawing 6 is the front view showing the configuration of this computer. In drawing, the computer ~~1200~~ consists of the body section 1204 equipped with the keyboard 1202, and a liquid crystal display 1206. This liquid crystal display 1206 is constituted by adding a back light to the tooth back of the liquid crystal display 100 described previously.

[0071] In addition, ***** equipped with the video tape recorder of a liquid crystal television, and a viewfinder mold and a monitor direct viewing type, the car navigation equipment, the pager, the electronic notebook, the calculator, the word processor, the workstation, the

cellular phone, the TV phone, POS terminal, and touch panel other than electronic equipment which were explained with reference to drawing 5 and drawing 6 etc. is mentioned. And it cannot be overemphasized that can apply to these various electronic equipment concerning this invention.

[0072] Furthermore, it is applicable also to the indicating equipment which can apply to the passive mold liquid crystal using the thing using [although it took for the example of that for which this invention used TFT as an active matrix liquid crystal indicating equipment and being explained, are not restricted to this, but] TFD (Thin Film Diode: thin-film diode) as a switching element, and STN LCD etc., and is not further restricted to a liquid crystal display, but displays using an electro-luminescence component etc. and various kinds of electro-optical effects.

[0073] [Effect of the Invention] Since a changed part will become small according to this invention if it precharges with potential which is different, respectively before the sampling of the data line which belongs to each block to the data line located in an end in each block, and the other data line as explained above, it becomes possible not to be conspicuous and to carry out brightness nonuniformity generated in the boundary line of a block.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the whole liquid crystal display configuration concerning the operation gestalt of this invention.

[Drawing 2] It is the block diagram showing the electric configuration of the liquid crystal display in this liquid crystal display.

[Drawing 3] It is the timing chart which shows actuation of this liquid crystal display.

[Drawing 4] (a) - (d) is drawing showing the size relation of the precharge NRS1 and NRS2 in class doubling with the selection direction of a block, and the data line located in a block end, respectively.

[Drawing 5] It is the sectional view showing the configuration of an example slack liquid crystal projector of the electronic equipment which applied this liquid crystal display.

[Drawing 6] It is the front view showing the configuration of an example slack personal computer of the electronic equipment which applied this liquid crystal display.

[Drawing 7] It is the block diagram showing the conventional liquid crystal display whole configuration.

[Drawing 8] It is the block diagram showing the electric configuration of the liquid crystal display in the conventional

liquid crystal display.

[Drawing 9] It is the timing chart which shows actuation of the conventional liquid crystal display.

[Description of Notations]

100 Liquid crystal display

112 Scanning line

114a-114f Data line

116 TFT

118 Pixel electrode

120 Scanning-line drive circuit

130 Sampling circuit

140 Shift register circuit

160 Precharge circuit

161 Switch (1st connection component)

162 Switch (2nd connection component)

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号
特開2000-221476
(P2000-221476A)

(43)公開日 平成12年 8 月11日 (2000. 8. 11)

(51)Int.Cl. ⁷	識別記号	F I	テマート*(参考)
G 0 2 F 1/133	5 5 0	G 0 2 F 1/133	5 5 0 2 H 0 9 3
G 0 9 G 3/20	6 2 3	G 0 9 G 3/20	6 2 3 W 5 C 0 0 6
	6 4 2		6 4 2 B 5 C 0 8 0
3/36		3/36	

審査請求 未請求 請求項の数12 O L (全 13 頁)

(21)出願番号 特願平11-27304

(22)出願日 平成11年 2 月 4 日 (1999. 2. 4)

(71)出願人 000002369
セイコーエプソン株式会社
東京都新宿区西新宿 2 丁目 4 番 1 号
(72)発明者 青木 透
長野県諏訪市大和 3 丁目 3 番 5 号 セイコ
ーエプソン株式会社内
(74)代理人 100093388
弁理士 鈴木 喜三郎 (外 2 名)

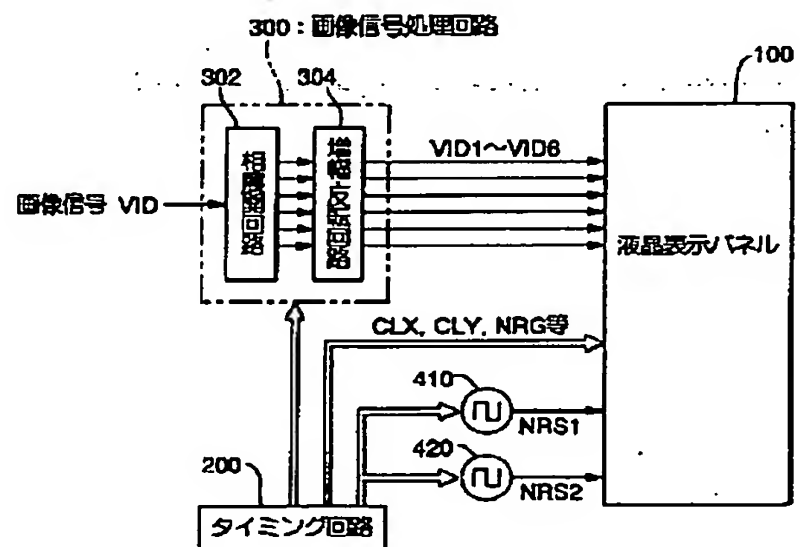
最終頁に続く

(54)【発明の名称】 電気光学装置の駆動回路、電気光学装置および電子機器

(57)【要約】

【課題】 複数本のデータ線を所定本数毎にブロック化し、各ブロック毎に順次選択するとともに、選択されたブロックに属するデータ線群毎に、前記所定本数に対応する相数で展開された画像信号をサンプリングして、そのデータ線の電位レベルに基づいて表示を行う場合に、各ブロックの境目において発生する輝度ムラを目立たなくする。

【解決手段】 各ブロック B 1 ~ B n において右端に位置するデータ線 1 1 4 f と、それ以外のデータ線 1 1 4 a ~ 1 1 4 e とを、ブロックの選択の前に、それぞれ異なる電位のプリチャージ信号 N R S 2、N R S 1 に接続するプリチャージ回路 1 6 0 を備える。



【特許請求の範囲】

【請求項 1】 複数の走査線と、複数のデータ線と、前記各走査線と前記各データ線に接続されたトランジスタと、前記トランジスタに接続された画素電極とを有する電気光学装置の駆動回路であって、

前記走査線を順次選択する走査線駆動手段と、

前記走査線が選択された期間において、前記データ線を複数本毎にまとめたブロックを順次選択するブロック駆動手段と、

選択されたブロックに属する複数本のデータ線に対して画像信号を供給する画像信号供給手段と、

前記ブロックに属するデータ線に画像信号が供給される前に、当該ブロックに属する所定数のデータ線を第 1 のプリチャージ信号線に接続する一方、当該ブロックの前記所定数のデータ線以外のデータ線を前記第 1 のプリチャージ信号線とは異なる第 2 のプリチャージ信号線に接続するプリチャージ手段とを具備することを特徴とする電気光学装置の駆動回路。

【請求項 2】 複数の走査線と、複数のデータ線と、前記各走査線と前記各データ線に接続されたトランジスタと、前記トランジスタに接続された画素電極とを有する電気光学装置の駆動回路であって、

前記走査線を順次選択する走査線駆動手段と、

前記走査線が選択された期間において、前記データ線を複数本毎にまとめたブロックを順次選択するブロック駆動手段と、

選択されたブロックに属する複数本のデータ線に対して画像信号を供給する画像信号供給手段と、

前記ブロックに属するデータ線に画像信号が供給される前に、当該ブロックに属する所定数のデータ線を第 1 のプリチャージ電位で充電する一方、当該ブロックの前記所定数のデータ線以外のデータ線を前記第 1 のプリチャージ電位とは異なる第 2 のプリチャージ電位で充電するプリチャージ手段とを具備することを特徴とする電気光学装置の駆動回路。

【請求項 3】 複数の走査線と、複数のデータ線と、前記各走査線と前記各データ線に接続されたトランジスタと、前記トランジスタに接続された画素電極とを有する電気光学装置の駆動回路であって、

前記走査線を順次選択する走査線駆動手段と、

前記走査線が選択された期間において、前記データ線を複数本毎にまとめたブロックを順次選択するブロック駆動手段と、

選択されたブロックに属する複数本のデータ線に対して画像信号を供給する画像信号供給手段と、

ブロックが選択される前に、当該ブロックの一端に位置するデータ線以外のデータ線を第 1 のプリチャージ電位に充電する一方、当該ブロックの一端に位置するデータ線を前記第 1 のプリチャージ電位とは異なる第 2 のプリチャージ電位に充電するプリチャージ手段とを具備する

ことを特徴とする電気光学装置の駆動回路。

【請求項 4】 前記ブロック駆動手段による選択方向が前記各ブロックから見て前記一端の方向であれば、前記第 2 のプリチャージ電位は、前記第 1 のプリチャージ電位よりも絶対値で見て大きい一方、前記ブロック駆動手段による選択方向が前記各ブロックから見て前記一端の方向でなければ、前記第 2 のプリチャージ電位は、前記第 1 のプリチャージ電位よりも絶対値で見て小さいことを特徴とする請求項 3 記載の電気光学装置の駆動回路。

【請求項 5】 前記プリチャージ手段は、前記各ブロックの選択前に、それぞれ一括して前記データ線に接続することを特徴とする請求項 4 記載の電気光学装置の駆動回路。

【請求項 6】 前記第 1 および第 2 のプリチャージ電位の極性を、それぞれ周期的に反転させることを特徴とする請求項 3 記載の電気光学装置の駆動回路。

【請求項 7】 前記プリチャージ手段は、前記ブロックの一端に位置するデータ線以外のデータ線を第 1 のプリチャージ電位に充電する第 1 の接続素子と、

前記ブロックの一端に位置するデータ線を前記第 2 のプリチャージ電位に充電する第 2 の接続素子とからなることを特徴とする請求項 3 記載の電気光学装置の駆動回路。

【請求項 8】 前記第 1 および第 2 の接続素子は、同一基板上に形成された薄膜トランジスタであることを特徴とする請求項 7 記載の電気光学装置の駆動回路。

【請求項 9】 前記第 1 および第 2 のプリチャージ電位は、前記画像信号の略白または略黒色に相当する電位であることを特徴とする請求項 9 記載の電気光学装置の駆動回路。

【請求項 10】 複数の走査線と、複数のデータ線と、前記各走査線と前記各データ線に接続されたトランジスタと、前記トランジスタに接続された画素電極とを有する電気光学装置の駆動回路であって、

前記走査線を順次選択する走査線駆動回路と、

前記走査線が選択された期間において、前記データ線を複数本毎にまとめたブロックを順次選択するシフトレジスタ回路と、

選択されたブロックに属する複数本のデータ線に対して画像信号をサンプリングして供給するサンプリング回路と、

ブロックが選択される前に、当該ブロックの一端に位置するデータ線以外のデータ線を第 1 のプリチャージ電位に充電する一方、当該ブロックの一端に位置するデータ線を前記第 1 のプリチャージ電位とは異なる第 2 のプリチャージ電位に充電するプリチャージ回路とを具備することを特徴とする電気光学装置の駆動回路。

【請求項 11】 請求項 1～10 のいずれかに記載の駆動回路により表示を行うことを特徴とする電気光学装

置。

【請求項12】 請求項11記載の電気光学装置を表示部に用いたことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えば、液晶表示装置などの電気光学装置に用いて好適な電気光学装置の駆動回路、電気光学装置、および、その電気光学装置を表示部に用いた電子機器に関する。

【0002】

【従来の技術】従来の電気光学装置、例えば、アクティブマトリクス型の液晶表示装置について、図7および図8を参照して説明する。

【0003】まず、図7に示されるように、従来の液晶表示装置は、液晶パネル100'と、タイミング回路200と、画像信号処理回路300と、プリチャージ信号供給回路430とから構成される。このうち、タイミング回路200は、各部で使用されるタイミング信号（必要に応じて後述する）を出力するものである。また、画像信号処理回路300内部におけるシリアルーパラレル変換回路302は、一系統の画像信号VIDを入力すると、これをN相（図においてはN=6）の画像信号に展開して出力するものである。ここで、画像信号をN相に展開する理由は、後述するサンプリング回路において、TFTに供給される画像信号の印加時間を長くして、サンプリング時間および充放電時間を十分に確保するためである。

【0004】一方、増幅・反転回路304は、反転が必要となるものを反転させて適宜、増幅してから、シリアルーパラレル変換された画像信号VID.1～VID.6として液晶表示装置100'に供給するものである。なお、反転するか否かについては、データ信号の印加方式が①走査線単位の極性反転であるか、②データ信号線単位の極性反転であるか、③画素単位の極性反転であるかに応じて定められ、その反転周期は、1水平走査期間またはドットクロック周期に設定される。ただし、この従来例においては説明の便宜上、①走査線単位の極性反転である場合を例にとって説明する。

【0005】また、プリチャージ信号供給回路430は、タイミング回路200により指示されるタイミングにおいて、プリチャージ信号NRSを極性反転して液晶表示装置100'に供給するものである。なお、ここでいう極性反転は、画像信号の振幅中心電位を基準電位として、その電圧レベルを交互に反転させることをいう。

【0006】次に、液晶表示装置100'について説明する。この液晶表示装置100'は、素子基板と対向基板とが間隙をもって対向し、この間隙に液晶が封入された構成となっている。ここで、素子基板と対向基板とは、石英基板や、ハードガラス等からなる。

【0007】このうち、素子基板にあっては、図8にお

いてX方向に沿って平行に複数本の走査線112が配列して形成され、また、これと直交するY方向に沿って平行に複数本のデータ線114が形成されている。ここで、各データ線114は6本を単位としてブロック化されており、これらをブロックB1～Bnとし、以降説明の便宜上、一般的なデータ線を指摘する場合には、その符号を114として示すが、特定のデータ線を指摘する場合には、その符号を114a～114fとして示すこととする。

10 【0008】そして、これらの走査線112とデータ線114との各交点においては、スイッチング素子として、例えば、各薄膜トランジスタ（Thin Film Transistor：以下、「TFT」と称する）116のゲート電極が走査線112に接続される一方、TFT116のソース電極がデータ線114に接続されるとともに、TFT116のドレイン電極が画素電極118に接続されている。そして、各画素は、画素電極118と、対向基板に形成された共通電極と、これら両電極間に挟持された液晶とによって構成されて、走査線112とデータ線114との各交点において、マトリクス状に配列することとなる。なお、このほかに保持容量（図示省略）が各画素電極118に接続された状態で形成されている。

20 【0009】さて、走査線駆動回路120は、素子基板上に形成され、タイミング回路200からのクロック信号CLYや、その反転クロック信号CLYINV、転送開始パルスDY等に基づいて、パルスの走査信号を各走査線112に対して順次出力するものである。詳細には、走査線駆動回路120は、垂直走査期間の最初に供給される転送開始パルスDYを、クロック信号CLYおよびその反転クロック信号CLYINVにしたがって順次シフトして走査線信号として出力し、これにより各走査線112を順次選択するものである。

30 【0010】一方、サンプリング回路130は、サンプリング用のスイッチ131を各データ線114の一端において、各データ線114毎に備えるものである。このスイッチ131は、同じく素子基板上に形成されたTFTからなり、このスイッチ131のソース電極には、画像信号VID.1～VID.6が入力されている。そして、ブロックB1のデータ線114a～114fに接続された6個のスイッチ131のゲート電極は、サンプリング信号S1が供給される信号線に接続され、ブロックB2のデータ線114a～114fに接続された6個のスイッチ131のゲート電極は、サンプリング信号S2が供給される信号線に接続され、以下同様に、ブロックBnのデータ線114a～114fに接続された6個のスイッチ131のゲート電極は、サンプリング信号Snが供給される信号線に接続されている。ここで、サンプリング信号S1～Snは、それぞれ水平有効表示期間内に画像信号VID.1～VID.6をブロック毎にサンプリングするための信号である。

【0011】また、シフトレジスタ回路140は、同じく素子基板上に形成され、タイミング回路200からのクロック信号CLXや、その反転クロック信号CLXINV、転送開始パルスDX等に基づいて、サンプリング信号S1～Snを順次出力するものである。詳細には、シフトレジスタ回路140は、水平走査期間の最初に供給される転送開始パルスDXを、クロック信号CLXおよびその反転クロック信号CLXINVにしたがって順次シフトするとともに、これらシフトした信号のパルス幅を隣接する信号同士で重ならないように狭めて、サンプリング信号S1～Snとして順次出力するものである。

【0012】このような構成において、サンプリング信号S1が出力されると、ブロックB1に属する6本のデータ線114a～114fには、それぞれ画像信号VID1～VID6がサンプリングされて、これらの画像信号VID1～VID6が現時点の選択走査線における6個の画素に、当該TFT116によってそれぞれ書き込まれることとなる。

【0013】この後、サンプリング信号S2が出力されると、今度は、ブロックB2に属する6本のデータ線114a～114fには、それぞれ画像信号VID1～VID6がサンプリングされ、これらの画像信号VID1～VID6がその時点の選択走査線における6個の画素に、当該TFT116によってそれぞれ書き込まれることとなる。

【0014】以下同様にして、サンプリング信号S3、S4、……、Snが順次出力されると、ブロックB3、B4、……、Bnに属する6本のデータ線114a～114fには、それぞれ画像信号VID1～VID6がサンプリングされ、これらの画像信号VID1～VID6がその時点の選択走査線における6個の画素にそれぞれ書き込まれることとなる。そして、この後、次の走査線が選択されて、ブロックB1～Bnにおいて同様な書き込みが繰り返し実行されることとなる。

【0015】この駆動方式では、サンプリング回路130におけるスイッチ131を駆動制御するシフトレジスタ回路140の段数が、各データ線を点順次で駆動する方式と比較して1/6に低減される。さらに、シフトレジスタ回路140に供給すべきクロック信号CLXおよびその反転クロック信号CLXINVの周波数も1/6で済むので、段数の低減化と併せて低消費電力化も図られることとなる。

【0016】一方、上記表示装置においては、各データ線114は容量成分を有するため、スイッチ131によってサンプリングされた画像信号VID1～VID6をTFT116によって画素に書き込むのに要する時間が長期化する傾向がある。これを解消するために、プリチャージ回路160'が設けられる。このプリチャージ回路160'は、スイッチ165を各データ線114の他端において各データ線114毎に備えるものである。こ

のスイッチ165は同じく素子基板上に形成されたTFTからなり、そのドレイン電極（またはソース電極）がデータ線114に接続され、そのソース電極（またはドレイン電極）がプリチャージ信号線NRSに接続されている。また、各スイッチ165のゲート電極は、プリチャージ駆動信号NRGが供給される信号線に接続されている。このプリチャージ駆動信号NRGは、サンプリング信号S1～Snよりも先行するタイミングにおいて、すなわち、ある走査線の選択が終了してから次の走査線が選択されて画像信号がデータ線に印加されるまでの水平帰線期間において、「H」レベルとなるパルス的な信号である。このため、各データ線114は、各スイッチ165を介してプリチャージ信号線NRSの電位にプリチャージされた後、各スイッチ131のサンプリングによって画像信号VID1～VID6の電位に遷移する。したがって、画像信号VID1～VID6自体によるデータ線114の充放電量は小さくなるので、書き込みに要する時間が短縮化されることとなる。

【0017】

【発明が解決しようとする課題】しかしながら、複数同時駆動方式とプリチャージとを併用しても、各ブロックB1～Bnの境目において輝度ムラが、特に、中間調レベルで規則的パターンを表示させた場合に発生する、という問題が生じた。そこで、この輝度ムラの発生原理について、ブロックB1およびB2に着目し、規則パターンの一例として簡単なベタパターンを表示させる場合を例にとって説明する。この場合、ブロックB1に属するデータ線のうちブロックB2に隣接するデータ線114fに供給されるべき画像信号VID6と、ブロックB2に属するデータ線のうちブロックB1に隣接するデータ線114aに供給されるべき画像信号VID1とは、それぞれ図9に示されるように同電位となる。なお、一般に、画像信号VID1～VID6は、水平帰線期間において黒色に相当する電位に振られる。

【0018】また、図9に示す波形例は、プリチャージ信号NRSの電位が、データ線114に印加される画像信号VID1～VID6（図9では、VID1、VID6だけを示している）の極性と同一極性に設定され、かつ、走査線毎に極性反転する場合を示している。

【0019】図9に示す波形例にあつては、プリチャージ信号線NRSの電位は、電位変化が大きいところまで一端プリチャージするため、ノーマリホワイトモードであれば黒色に相当する電位（逆に、ノーマリブラックモードであれば白色に相当する電位）に設定されている。

【0020】さて、図9において正極側のタイミングt11に至ると、プリチャージ駆動信号NRGが「H」レベルとなる。このため、すべてのスイッチ165がオンとなるため、すべてのデータ線114はスイッチ165を介してプリチャージ信号NRSの電位にプリチャージされる。その後、プリチャージ駆動信号NRGが

「L」レベルとなるが、すべてのデータ線は、その容量成分によりプリチャージ電位を維持する。

【0021】次に、タイミング t_{12} に至ると、サンプリング信号 S_1 が「H」レベルに立ち上がる。このため、ブロック B1 のデータ線 114f にあつては、スイッチ 131 によって画像信号 VID6 がサンプリングされるため、データ線 114f の電位は、それまで維持していたプリチャージ信号 NRS の電位からサンプリングされた画像信号 VID6 に相当する電位となり、これが現時点において選択されている走査線の TFT116 によって当該画素に書き込まれる。この後、サンプリング信号 S_1 が「L」レベルに立ち下がる。

【0022】さらに、タイミング t_{13} に至ると、サンプリング信号 S_2 が「H」レベルに立ち上がるため、ブロック B2 のデータ線 114a にあつては、スイッチ 131 によって画像信号 VID1 がサンプリングされる。このため、ブロック B2 のデータ線 114a の電位は、それまで維持していたプリチャージ信号 NRS の電位から、サンプリングされた画像信号 VID1 の電位まで遷移する。これが現時点において選択されている走査線の TFT116 によって当該画素に書き込まれる。

【0023】これに対し、ブロック B1 に属するデータ線のうち、ブロック B2 に隣接するデータ線 114f については、ブロック B2 のデータ線 114a と容量的に結合しているため、ブロック B2 のデータ線 114a の電位がプリチャージ電位 NRS から画像信号 VID1 の電位まで遷移すると、すでに書き込みが終了しているにもかかわらず、遷移の影響を受けて電位が変動することになる。

【0024】したがって、ブロック B1 のデータ線 114f に接続された画素のうち、現時点において選択された走査線にかかる画素は、本来の書込電位①に相当する濃度から、容量結合による変動分だけ変位した電位②に相当する濃度に変化することになる。このことは、負極側のタイミング t_{21} 、 t_{22} 、 t_{23} についても、さらに、現時点の選択走査線において他のブロック B2～ B_{n-1} についても、また、他の走査線を選択した場合でも同様である。

【0025】これに対して、各ブロックにおける他のデータ線 114a～114e については、隣接するブロックのデータ線 114a の電位遷移による影響を受けない

(にくい) ので、これらのデータ線に接続された画素のうち、現時点において選択された走査線にかかる画素は本来の書込電位に相当する濃度を維持することになる。

【0026】よって、すべての画素に対して同一濃度の表示をしようとしても、あるブロックのデータ線 114f に接続された画素の濃度と、それ以外のデータ線 114a～114e に接続された画素の濃度とに差が生じるので、結局、各ブロック B1～ B_n の境目において輝度ムラが発生することとなる。

【0027】このような輝度ムラは、プリチャージ信号 NRS を正負極毎に絶対値で異なるレベルとなるように設定すれば、例えば、正極側で白色に相当する電位に、負極側で黒色に相当する電位にそれぞれ設定すれば、正極側における画像信号のサンプリングでは黒側に、正極側における画像信号のサンプリングでは白側に、それぞれ書き込まれるので、両者の打ち消しによって、ある程度、解消することは可能である。しかし、この方法でも、ビデオ信号のレベルによって輝度ムラを完全に目立たなくする程度にまで解消することができないし、プリチャージ信号を印加してから本来のデータが書き込まれる間の短期間ではあるが、直流成分が印加されることになるので、液晶劣化を引き起こす原因にもなる。

【0028】本発明は、上述した事情に鑑みてなされたものであり、各ブロックの境目において発生する輝度ムラを目立たなくして、高い品質の表示が可能な電気光学装置の駆動回路、電気光学装置および電子機器を提供することを目的としている。

【0029】

【課題を解決するための手段】上記目的を達成するために本発明にあつては、複数の走査線と、複数のデータ線と、前記各走査線と前記各データ線に接続されたトランジスタと、前記トランジスタに接続された画素電極とを有する電気光学装置の駆動回路であつて、前記走査線を順次選択する走査線駆動手段と、前記走査線が選択された期間において、前記データ線を複数本毎にまとめたブロックを順次選択するブロック駆動手段と、選択されたブロックに属する複数のデータ線に対して画像信号を供給する画像信号供給手段と、前記ブロックに属するデータ線に画像信号が供給される前に、当該ブロックに属する所定数のデータ線を第1のプリチャージ信号線に接続する一方、当該ブロックの前記所定数のデータ線以外のデータ線を前記第1のプリチャージ信号線とは異なる第2のプリチャージ信号線に接続するプリチャージ手段とを具備することを特徴とする。

【0030】一般に、複数のデータ線は画素を介して互いに容量的に結合しているが、同一ブロック内に属するデータ線同士においては、同タイミングでサンプリングが実行されるので、あるデータ線の電位遷移が他のデータ線の電位に影響を及ぼすことはない。しかし、異なるブロックに属するデータ線は、隣接ブロックに位置するデータ線がプリチャージ電位からサンプリングされた画像信号の電位まで遷移すると、その遷移によって本来の書込電位から変動する。これがブロック境目における輝度ムラの原因となる。

【0031】これに対し、本発明によれば、所定数のデータ線を第1のプリチャージ信号線に接続する一方、当該ブロックの前記所定数のデータ線以外のデータ線を前記第1のプリチャージ信号線とは異なる第2のプリチャージ信号線に接続するため、輝度ムラが起りやすい

10

20

30

40

50

所定データ線に対してプリチャージ電位を変えることにより、輝度ムラを抑えることができる。

【0032】本発明は、複数の走査線と、複数のデータ線と、前記各走査線と前記各データ線に接続されたトランジスタと、前記トランジスタに接続された画素電極とを有する電気光学装置の駆動回路であって、前記走査線を順次選択する走査線駆動手段と、前記走査線が選択された期間において、前記データ線を複数本毎にまとめたブロックを順次選択するブロック駆動手段と、選択されたブロックに属する複数本のデータ線に対して画像信号を供給する画像信号供給手段と、前記ブロックに属するデータ線に画像信号が供給される前に、当該ブロックに属する所定数のデータ線を第1のプリチャージ電位で充電する一方、当該ブロックの前記所定数のデータ線以外のデータ線を前記第1のプリチャージ信号線とは異なる第2のプリチャージ電位で充電するプリチャージ手段とを具備することを特徴とする。

【0033】上述のように、ブロックに属する所定数のデータ線は第1のプリチャージ電位で充電される一方、当該ブロックの前記所定数のデータ線以外のデータ線は前記第1のプリチャージ信号線とは異なる第2のプリチャージ電位で充電されるため、輝度ムラの起こりやすいデータ線に対して異なるプリチャージ電位に充電することにより、輝度ムラを抑えることができる。

【0034】本発明は、複数の走査線と複数のデータ線と、前記各走査線と前記各データ線に接続されたトランジスタと、トランジスタに接続された画素電極とを有する電気光学装置の駆動回路であって、前記走査線を順次選択する走査線駆動手段と、前記走査線が選択された期間において、前記データ線を複数本毎にまとめたブロックを順次選択するブロック駆動手段と、選択されたブロックに属する複数本のデータ線に対して画像信号を供給する画像信号供給手段と、ブロックが選択される前に、当該ブロックの一端に位置するデータ線以外のデータ線を第1のプリチャージ電位に充電する一方、当該ブロックの一端に位置するデータ線を前記第1のプリチャージ電位とは異なる第2のプリチャージ電位に充電するプリチャージ手段とを具備することを特徴としている。

【0035】異なるブロックに属するデータ線、特に、ブロックの一端に位置するデータ線の電位は、隣接ブロックの他端部に位置するデータ線がプリチャージ電位からサンプリングされた画像信号の電位まで遷移すると、その遷移によって本来の書込電位から変動し、これがブロック境目における輝度ムラの原因となる。

【0036】これに対し、本発明によれば、ブロックの一端に位置するデータ線とそれ以外のデータ線とに対し、当該ブロックに属するデータ線へ書き込む前に、それぞれ異なる電位にプリチャージされるため、ブロック境目における輝度ムラを抑えることができる。

【0037】ここで、前記ブロック駆動手段による選択

方向が前記各ブロックから見て前記一端の方向であれば、前記第2のプリチャージ電位は、前記第1のプリチャージ電位よりも絶対値で見ても大きくする一方、前記ブロック駆動手段による選択方向が前記各ブロックから見て前記一端の方向でなければ、前記第2のプリチャージ電位は、前記第1のプリチャージ電位よりも絶対値で見ても小さくすると、上記変動が小さくなるので、ブロック境目における輝度ムラを抑えることが可能となる。

【0038】また、前記プリチャージ手段は、前記各ブロックの選択前に、それぞれ一括して接続する構成と、ブロックの選択よりも所定の時間だけ先行したタイミングにおいて各ブロック毎に接続する構成とが考えられるが、簡略化の観点からすれば、前者の構成の方が有利である。

【0039】さらに、本発明においては、前記第1および第2のプリチャージ電位の極性を、それぞれ周期的に反転させることが望ましい。これにより、各画素に直流成分が印加されるのを防止することが可能となる。

【0040】ところで、本発明において、前記プリチャージ手段は、前記ブロックの一端に位置するデータ線以外のデータ線を第1のプリチャージ電位に接続する第1の接続素子と、前記ブロックの一端に位置するデータ線を前記第2のプリチャージ電位に接続する第2の接続素子とからなることが望ましい。

【0041】さらに、前記第1および第2の接続素子は、同一基板上に形成された薄膜トランジスタであることが望ましい。これにより、各回路の集積化が容易となるので、低コスト化や省スペース化等が図られることとなる。

【0042】また、本発明にあつては、複数の走査線と、複数のデータ線と、前記各走査線と前記各データ線に接続されたトランジスタと、トランジスタに接続された画素電極とを有する電気光学装置の駆動回路であって、前記走査線を順次選択する走査線駆動回路と、前記走査線が選択された期間において、前記データ線を複数本毎にまとめたブロックを順次選択するシフトレジスタ回路と、選択されたブロックに属する複数本のデータ線に対して画像信号をサンプリングして供給するサンプリング回路と、ブロックが選択される前に、当該ブロックの一端に位置するデータ線以外のデータ線を第1のプリチャージ電位に充電する一方、当該ブロックの一端に位置するデータ線を前記第1のプリチャージ電位とは異なる第2のプリチャージ電位に充電するプリチャージ回路とを具備することを特徴としている。

【0043】さらに、本発明にかかる電気光学装置は、上記駆動回路により表示を行うことを特徴とし、また、本発明にかかる電子機器は、上記電気光学装置を表示部に用いたことを特徴としている。

【0044】

【発明の実施の形態】以下、本発明の実施形態について

図面を参照して説明する。

【0045】＜液晶表示装置＞まず、電気光学装置の一例として、第1実施形態にかかるアクティブ・マトリクス型の液晶表示装置について説明する。図1は、この液晶表示装置の全体構成を示すブロック図である。本実施形態にかかる液晶表示装置にあつては、上記輝度ムラを解消するために、タイミング回路200により指示されるタイミングにおいて、プリチャージ信号NRS1、NRS2を極性反転して液晶表示装置100に供給するプリチャージ信号供給回路410、420が備えられる点

において図7に示す従来例と相違している。

【0046】さらに、液晶表示装置100にあつては、プリチャージ回路160として、図8に示されるものに代えて、図2に示されるものが用いられる。

【0047】図2に示されるように、プリチャージ回路160は、TFTからなるスイッチ161、162を、各データ線114の他端において各データ線114毎に備えるものであり、画素電極118を駆動するTFT116と同一のプロセスによって上記素子基板上に形成される。ここで、ブロックB1を例にとって説明すれば、5個のスイッチ161の各ドレイン電極（またはソース電極）は、それぞれデータ線111a～114eに接続され、各ソース電極（またはドレイン電極）がプリチャージ信号線NRS1に接続されている一方、スイッチ162のドレイン電極（またはソース電極）は、データ線114fに接続され、そのソース電極（またはドレイン電極）がプリチャージ信号線NRS2に接続されている。すなわち、各ブロックB1～Bnにおけるデータ線114a～114fのうち、図において、データ線114a～114eについては、それぞれスイッチ161を介してプリチャージ信号線NRS1に接続されている一方、各ブロックB1～Bnにおけるデータ線114a～114fのうち、ブロックの右端部に位置するデータ線114fについては、それぞれスイッチ162を介して、プリチャージ信号線NRS2に接続されている。

【0048】そして、スイッチ161、162の各ゲート電極は、それぞれプリチャージ駆動信号NRGが供給される信号線に接続されている。したがって、プリチャージ駆動信号NRGが「H」レベルとなると、各ブロックB1～Bnのデータ線114a～114eはプリチャージ信号NRS1の電位に、各ブロックB1～Bnのデータ線114fはプリチャージ信号NRS2の電位に、それぞれプリチャージされることとなる。

【0049】次に、この液晶表示装置における動作について説明する。図3は、各部の動作を説明するためのタイミングチャートであり、従来の技術で説明した図9に対応したものである。図3に示されるように、プリチャージ信号NRS1の電位は、プリチャージ信号NRS2の電位よりも絶対値で見ると小さく、かつ、それらのレベルは、ノーマリホワイトモードでいえば略黒色に相当す

るレベルである。また、プリチャージ信号NRS1、NRS2は、それぞれ図1におけるプリチャージ信号供給回路410、420によって供給され、その極性は、タイミング回路200によって画像信号VID1～VID6（図3では、VID1、VID6だけを示している）に同期し、画像信号VID1～VID6の極性と同一極性に設定され、かつ、走査線毎に極性反転される。

【0050】さて、図3において正極側のタイミングt11に至ると、プリチャージ駆動信号NRGが「H」レベルとなる。このため、すべてのスイッチ161、162がオンとなるため、各ブロックB1～Bnのデータ線114a～114eはスイッチ161を介してプリチャージ信号NRS1の電位に、ブロックB1～Bnのデータ線114fはスイッチ162を介してプリチャージ信号NRS2の電位に、それぞれプリチャージされる。その後、プリチャージ駆動信号NRGが「L」レベルとなるが、すべてのデータ線は、その容量成分によりプリチャージ電位を維持する。

【0051】次に、タイミングt12に至ると、サンプリング信号S1が「H」レベルに立ち上がる。このため、ブロックB1のデータ線114fにあつては、スイッチ131によって画像信号VID6がサンプリングされるため、データ線114fの電位は、それまで維持していたプリチャージ信号NRS2の電位から画像信号VID6に相当する電位となり、これが現時点において選択されている走査線のTFT116によって当該画素に書き込まれる。この後、サンプリング信号S1が「L」レベルに立ち下がる。

【0052】さらに、タイミングt13に至ると、サンプリング信号S2が「H」レベルに立ち上がるため、ブロックB2のデータ線114aにあつては、スイッチ131によって画像信号VID1がサンプリングされる。このため、ブロックB2のデータ線114aの電位は、それまで維持していたプリチャージ信号NRS1の電位から、サンプリングされた画像信号VID1の電位まで遷移する。これが現時点において選択されている走査線のTFT116によって当該画素に書き込まれる。

【0053】ここで、ブロックB1に属するデータ線のうち、右端部に位置する（すなわち、ブロックB2に隣接する）データ線114fについては、ブロックB2のデータ線114aと容量的に結合しているため、ブロックB2のデータ線114aの電位がプリチャージ信号NRS2の電位からサンプリングされた画像信号VID1の電位まで遷移すると、その遷移の影響を受けて電位が変動する。しかし、プリチャージ信号NRS1の電位は、プリチャージ信号NRS2の電位よりも絶対値で見ると小さいので、プリチャージ信号NRS1の電位から画像信号VID1の電位までの遷移による影響は、プリチャージ信号NRS2の電位から画像信号VID1の電位までの遷移する場合と比較すると、少なく抑えられる。

したがって、ブロックB1のデータ線114fの電位は、ブロックB2のデータ線114aの電位が遷移しても、その遷移量が小さいので、その影響をほとんど受けずに、本来の書込電位に近い電位を維持することとなる。負極側のタイミングt21、t22、t23では正極側のタイミングt11、t12、t13と同様な動作が行われるから、負極側でも同様であり、さらに、現時点の選択走査線において他のブロックB2～Bnについても、また、他の走査線についても同様である。

【0054】このように、各ブロックB1～Bnの右端部に位置するデータ線114fは、本来の書込電位に近い電位を維持するので、各ブロックB1～Bnの境目における輝度ムラの発生が抑えられることとなる。

【0055】次に、プリチャージ信号NRS1、NRS2の電位について検討してみる。上述のように、あるブロックの右端部に位置するデータ線114fの電位は、それに隣接するデータ線114a、換言すれば、隣接ブロックの他端に位置するデータ線114aの電位遷移によって変動するが、その変動量は、第1に、データ線114aとの結合容量と、第2に、データ線114aの電位遷移量とに依存する。このうち、データ線114との結合容量は動作時において一定とみなせる。また、データ線114aの電位遷移量は、プリチャージ信号NRS1の電位と画像信号VID1の電位との差である。ここで、プリチャージ信号NRS1の電位を正負極においてそれぞれ固定すると、データ線114fにおける変動量は、その隣接データ線114aに供給すべき画像信号VID1のみに依存することとなる。

【0056】このため、データ線114fにおける変動量を小さくするためのプリチャージ信号NRS2の電位は、理想的には、その隣接データ線114aに供給すべき画像信号VID1に応じて設定すべきである。

【0057】しかし、プリチャージは、画像信号のサンプリングよりも先行するタイミングで実行されるので、プリチャージ信号NRS2の電位を画像信号VID1に応じて設定するには、あるブロックに隣接するデータ線114aに供給すべき画像信号VID1に基づいて、そのブロックに供給すべきプリチャージ信号NRS2の電位を決定した後、その決定の基礎となった画像信号VID1をそのブロックに隣接するブロックにおいてサンプリングする構成となる。このため、供給された画像信号VID1～VID6に基づくリアルタイム表示はできないし、プリチャージ信号NRS2の電位を画像信号VID1に基づいて決定した後、実際のサンプリングまで、画像信号VID1～VID6をなんらかの形でバッファリングすることが必要となり、構成が複雑化する。

【0058】したがって、単に、各ブロックB1～Bnの境目に発生する輝度ムラを抑えるのであれば、灰色(中間調)に相当する画像信号の電位を書き込む場合に、その電位遷移による電位変動が最も少なくなるよう

に、プリチャージ信号NRS1の電位に対してプリチャージ信号NRS2の電位を定めれば十分と考えられる。ただし、本発明において上記理想的な場合を排除する趣旨ではない。

【0059】ところで、上記実施形態にあつては、図4(a)に示されるように、各ブロックB1～Bnの右端部に位置するデータ線114fのみを、スイッチ162を介してプリチャージ信号線NRS2に接続し、他のデータ線114a～114eを、スイッチ161を介してプリチャージ信号線NRS1に接続する構成としたが、これとは逆に、図4(c)に示されるように、左端部に位置するデータ線114aのみをプリチャージ信号線NRS2に接続し、他のデータ線114b～114fをプリチャージ信号線NRS1に接続する構成としても良い。すなわち、各ブロックの左右いずれか一端に位置するデータ線114aまたは114fを、他のデータ線と異なる電位にてプリチャージする構成とすれば良い。ただし、この構成では、プリチャージ信号NRS1の電位を、プリチャージNRS2の電位よりも絶対値で見ても大きくする、あるいは、入れ替える必要がある。

【0060】このことはまた、上記実施形態において、各ブロックB1～Bnの選択方向を一方向に制限する必要がないことを意味する。すなわち、上記実施例の説明にあつては、ブロックB1、B2、……、Bnというように右方向で選択する場合を例にとったが、これとは反対に、図4(b)または図4(d)に示されるように、ブロックBn、B(n-1)、……、B1というように左方向で選択する場合でも同様な構成で済むことを意味している。ただし、図4(b)または図4(d)に示される構成では、それぞれ図4(a)または図4(c)に示される構成に対して、プリチャージ信号NRS1、NRS2における電位の大小関係を逆にする必要がある。

【0061】すなわち、ブロック選択方向が、各ブロックからみてプリチャージ信号NRS2でプリチャージされるデータ線が位置する方向であれば、プリチャージ信号NRSの電位は、プリチャージ信号NRS1の電位よりも絶対値で見ても大きくし、反対に、ブロック選択方向が、各ブロックからみてプリチャージ信号NRS2でプリチャージされるデータ線が位置する方向でなければ、プリチャージ信号NRS2の電位は、プリチャージ信号NRS1の電位よりも絶対値で見ても小さくすれば良い。例えば、図4(b)に示される例でいえば、プリチャージ信号NRS2でプリチャージされるデータ線が位置する方向は、各ブロックからみて右方向であり、これは左方向であるブロック選択方向と同方向ではない。このため、プリチャージ信号NRS2の電位は、プリチャージ信号NRS1の電位よりも絶対値で見ても小さく設定することとなる。

【0062】なお、このようにプリチャージ信号NRS1、NRS2における電位の大小関係を逆にするには、

プリチャージ信号供給回路 410、420 に対して出力信号の振幅に変化を与える構成や、プリチャージ信号供給回路 410、420 の出力信号を入れ替えて供給する構成などが考えられる。

【0063】また、上述の説明では、各ブロック B1～Bn を順次選択するとともに、選択された 1 つのブロックに属する 6 本のデータ線 114 に対し、6 相にシリアル-パラレル変換された画像信号 VID1～VID6 を同時にサンプリングして供給する構成したが、このシリアル-パラレル変換の数および同時に供給するデータ線の数（すなわち、1 つのブロックを構成するデータ線の数）は、「6」に限られるものではない。シリアル-パラレル変換の数および同時に印加するデータ線の数としては、カラーの画像信号が 3 つの原色に係る信号からなることとの関係から、3 の倍数であることが制御や回路を簡易化する上で好ましい。このため、1 つのブロックを構成するデータ線数を、3 本や、12 本、24 本、…、等として、データ線に対して 3 相のシリアル-パラレル変換や、12 相のシリアル-パラレル変換展開、24 相のシリアル-パラレル変換等されて並列供給された画像信号を同時に供給するように構成しても良い。

【0064】＜電子機器＞次に、上述した液晶表示装置 100 を電子機器に用いた例のいくつかについて説明する。

【0065】＜その 1：プロジェクタ＞まず、この液晶表示装置をライトバルブとして用いたプロジェクタについて説明する。図 5 は、このプロジェクタの構成例を示す平面図である。

【0066】この図に示すように、プロジェクタ 110 内部には、ハロゲンランプ等の白色光源からなるランプユニット 1102 が設けられている。このランプユニット 1102 から射出された投射光は、ライトガイド 1104 内に配置された 4 枚のミラー 1106 および 2 枚のダイクロイックミラー 1108 によって RGB の 3 原色に分離され、各原色に対応するライトバルブとしての液晶パネル 1110R、1110B および 1110G に入射される。

【0067】液晶パネル 1110R、1110B および 1110G の構成は、上述した液晶表示装置 100 と同等であり、図示しない画像信号処理回路から供給される R、G、B の原色信号でそれぞれ駆動される。さて、これらの液晶パネルによって変調された光は、ダイクロイックプリズム 1112 に 3 方向から入射される。このダイクロイックプリズム 1112 においては、R および B の光が 90 度に屈折する一方、G の光が直進する。したがって、各色の画像が合成される結果、投射レンズ 1114 を介して、スクリーン等にカラー画像が投写されることとなる。

【0068】ここで、各液晶パネル 1110R、1110B および 1110G による表示像について着目する

と、液晶パネル 1110G による表示像は、液晶パネル 1110R、1110B による表示像に対して左右反転することが必要となる。すなわち、液晶パネル 1110G におけるブロック選択方向は、液晶パネル 1110R、1110B におけるブロック選択方向とは逆になるため、液晶パネル 1110G に供給されるプリチャージ信号 NRS1、NRS2 と、液晶パネル 1110G に供給されるプリチャージ信号 NRS1、NRS2 との大小関係は互いに逆の関係にある。

【0069】なお、液晶パネル 1110R、1110B および 1110G には、ダイクロイックミラー 1108 によって、R、G、B の各原色に対応する光が入射するので、対向基板にカラーフィルタを設ける必要はない。

【0070】＜その 2：モバイル型コンピュータ＞次に、この液晶表示装置を、モバイル型のコンピュータに適用した例について説明する。図 6 は、このコンピュータの構成を示す正面図である。図において、コンピュータ 1200 は、キーボード 1202 を備えた本体部 1204 と、液晶ディスプレイ 1206 とから構成されている。この液晶ディスプレイ 1206 は、先に述べた液晶表示装置 100 の背面にバックライトを付加することにより構成されている。

【0071】なお、図 5 および図 6 を参照して説明した電子機器の他にも、液晶テレビや、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、携帯電話、テレビ電話、POS 端末、タッチパネルを備えた装置等などが挙げられる。そして、本発明にかかるこれらの各種電子機器に適用可能なのは言うまでもない。

【0072】さらに、本発明は、アクティブマトリクス型液晶表示装置として T-F-T を用いたもの例にとって説明したが、これに限られず、スイッチング素子として TFD (Thin Film Diode: 薄膜ダイオード) を用いたものや、STN 液晶を用いたパッシブ型液晶などにも適用可能であり、さらに、液晶表示装置に限られず、エレクトロ・ルミネッセンス素子など、各種の電気光学効果を用いて表示を行う表示装置にも適用可能である。

【0073】

【発明の効果】以上説明したように本発明によれば、各ブロックにおいて一端に位置するデータ線とそれ以外のデータ線とに対して、各ブロックに属するデータ線のサンプリング前に、それぞれ異なる電位でプリチャージすると、変動分が小さくなるので、ブロックの境目において発生する輝度ムラを目立たなくすることが可能となる。

【図面の簡単な説明】

【図 1】 本発明の実施形態にかかる液晶表示装置の全体構成を示すブロック図である。

【図 2】 同液晶表示装置における液晶表示装置の電気

的構成を示すブロック図である。

【図3】 同液晶表示装置の動作を示すタイミングチャートである。

【図4】 (a)～(d)は、それぞれブロックの選択方向とブロック一端に位置するデータ線との各組合せにおけるプリチャージNRS1、NRS2の大小関係を示す図である。

【図5】 同液晶表示装置を適用した電子機器の一例たる液晶プロジェクタの構成を示す断面図である。

【図6】 同液晶表示装置を適用した電子機器の一例たるパーソナルコンピュータの構成を示す正面図である。

【図7】 従来の液晶表示装置の全体構成を示すブロック図である。

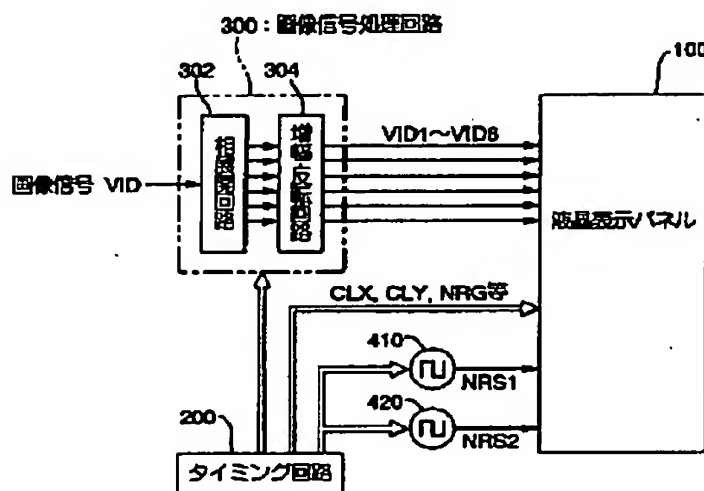
【図8】 従来の液晶表示装置における液晶表示装置の電気的構成を示すブロック図である。

【図9】 従来の液晶表示装置の動作を示すタイミングチャートである。

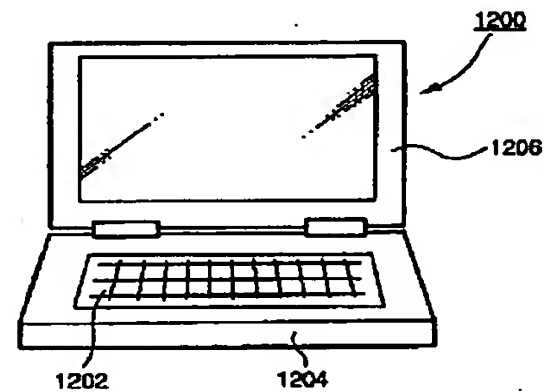
【符号の説明】

- 100……液晶表示装置
- 112……走査線
- 114a～114f……データ線
- 116……TFT
- 118……画素電極
- 120……走査線駆動回路
- 130……サンプリング回路
- 140……シフトレジスタ回路
- 160……プリチャージ回路
- 161……スイッチ（第1の接続素子）
- 162……スイッチ（第2の接続素子）

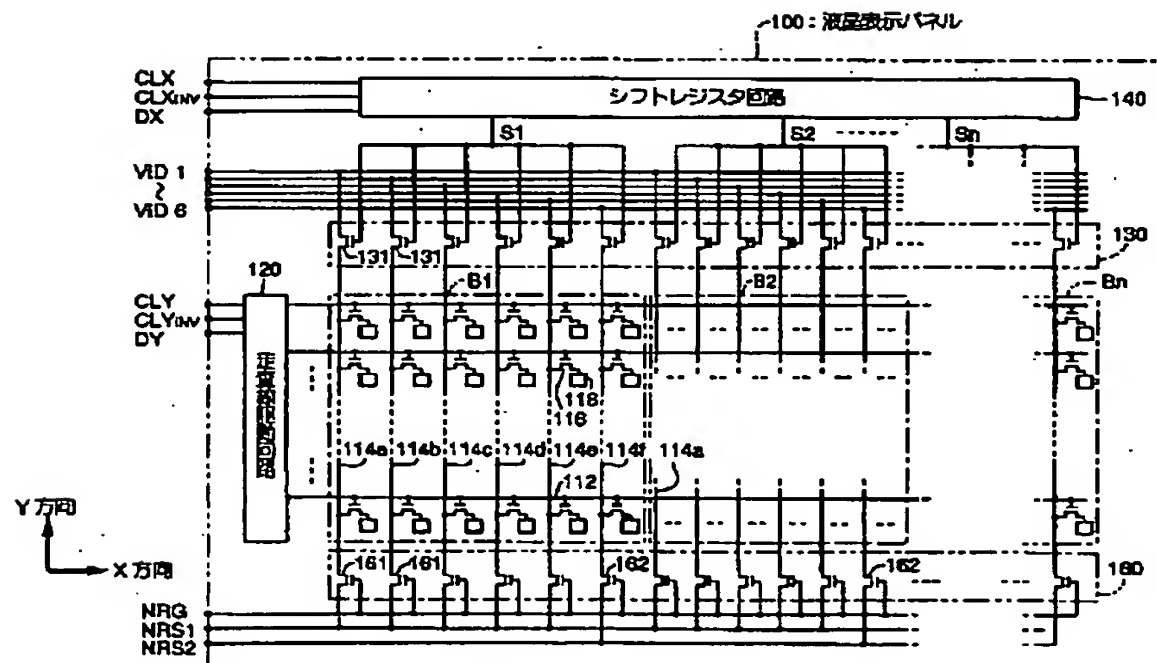
【図1】



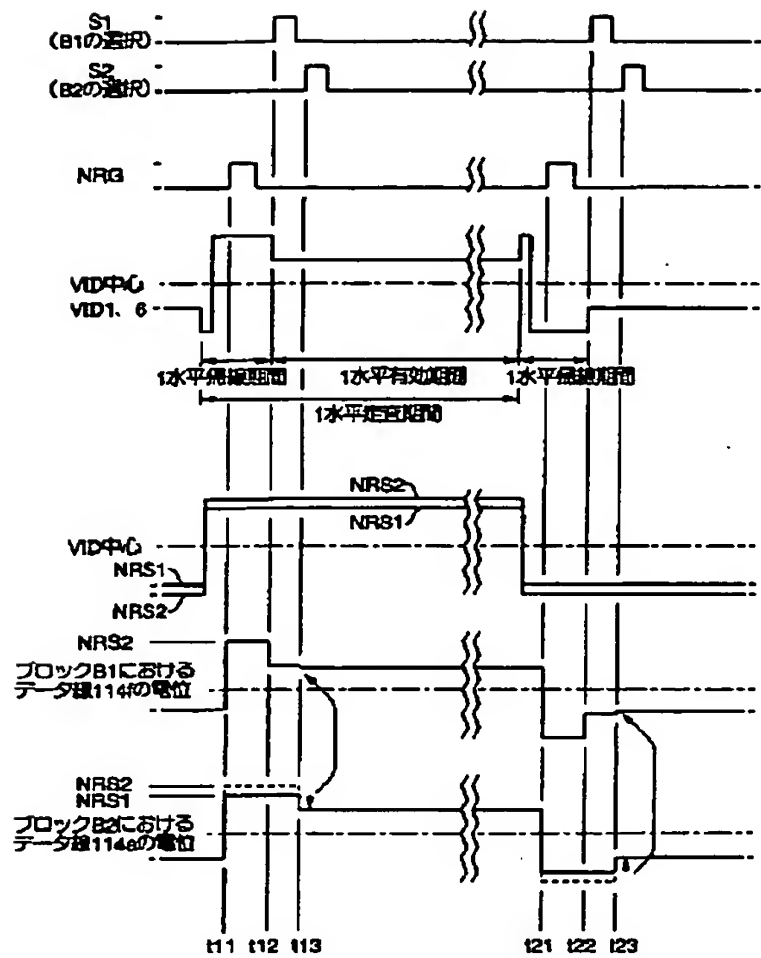
【図6】



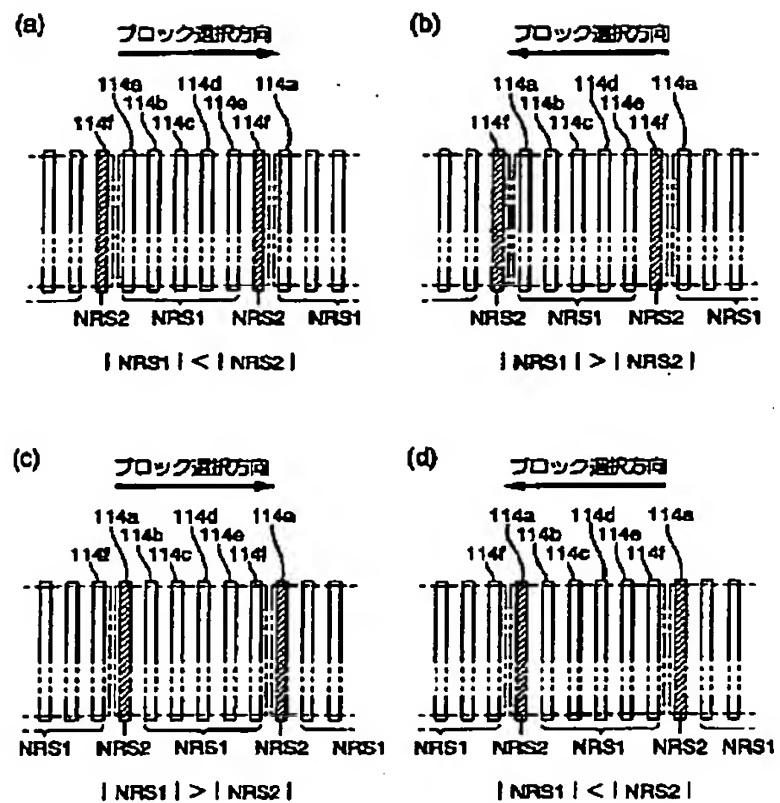
【図2】



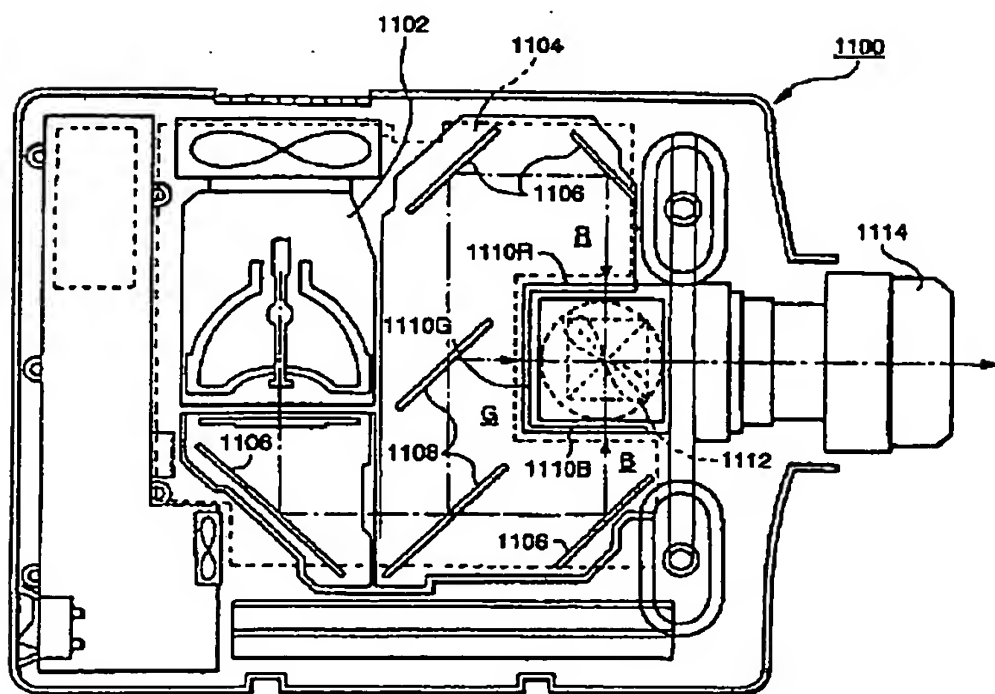
【図3】



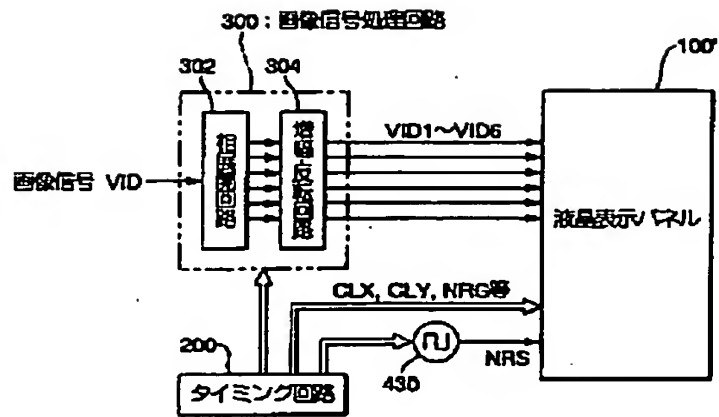
【図4】



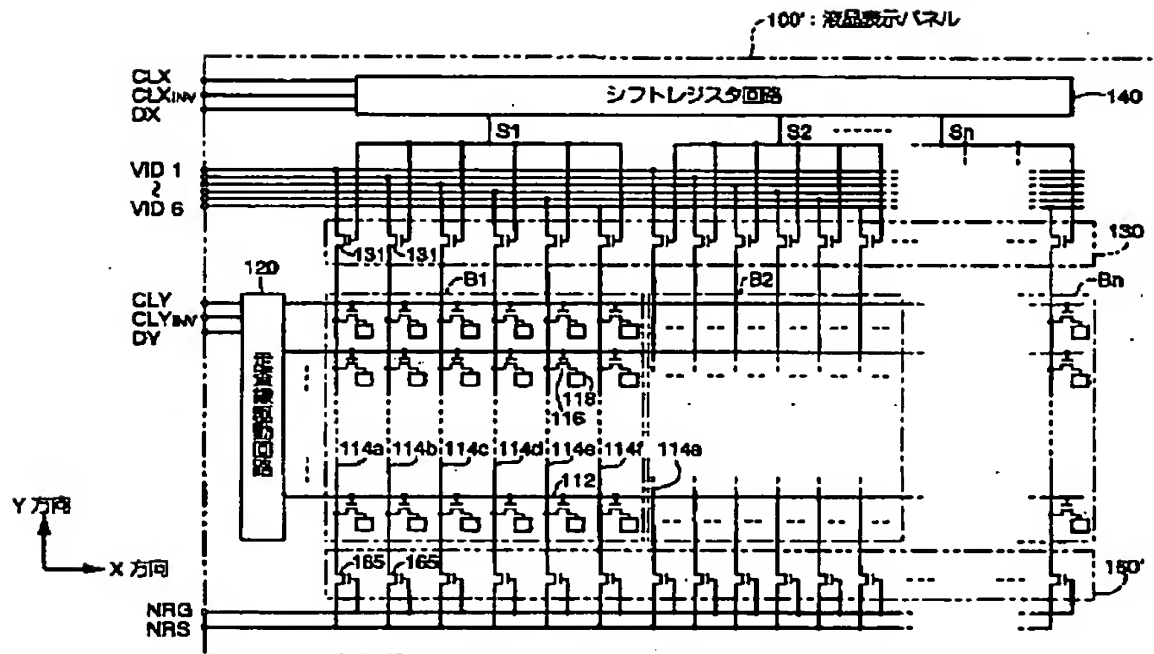
【図5】



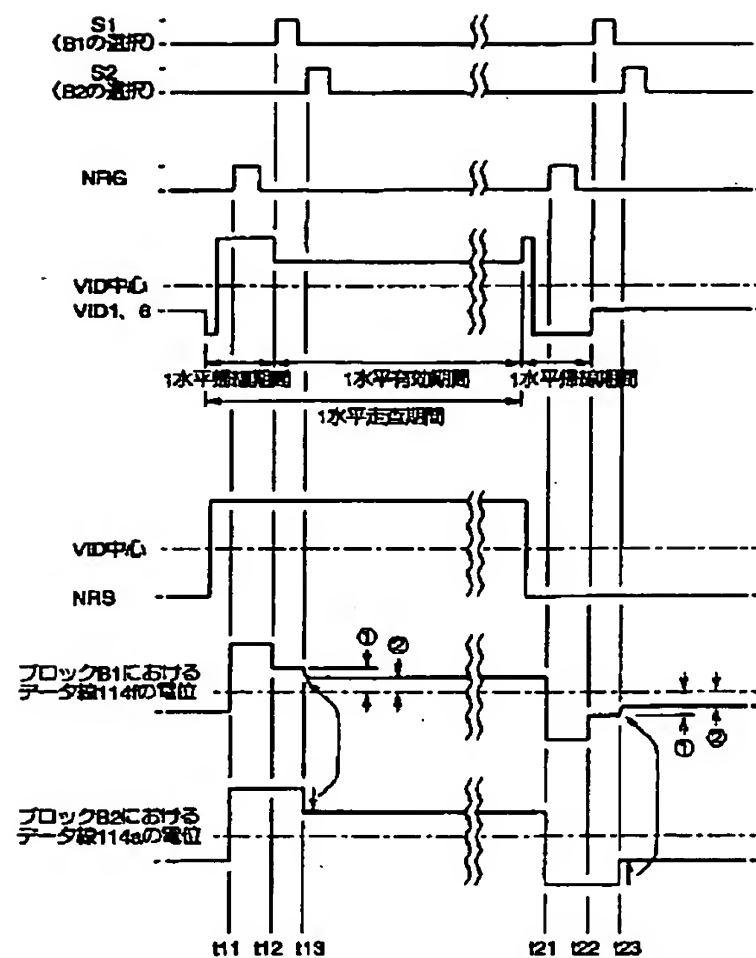
【図 7】



【図 8】



【図9】



BEST AVAILABLE COPY

フロントページの続き

F ターム(参考) 2H093 NA16 NB27 NC03 NC12 NC13
 NC16 NC22 NC23 NC34 ND09
 NG02
 5C006 AA22 AF51 AF71 BB16 BC03
 BC12 BC23 BF03 BF25 BF49
 EC11 FA16 FA22
 5C080 AA10 BB05 CC03 DD05 EE17
 EE28 FF11 JJ02 JJ04 JJ06